



SLE, ein Sparte von Tundra, bietet ein Hochgeschwindigkeits-Interlaken-IP-Core-Verbindungsprotokoll

Silicon Logic Engineering entwickelt ein skalierbares IP-Core für Kommunikationsgeräte der nächsten Generation

Eau Claire, Wisconsin- 23. Januar 2007 – Silicon Logic Engineering Inc. (SLE), die Halbleiter-Design-Services-Abteilung von Tundra, meldete heute die Entwicklung eines lizenzierbaren Interlaken-IP-Core-Protokolls für die ASIC- oder FPGA-Entwicklung.

Das Interlaken-IP-Core von SLE ist skalierbar und unterstützt in ersten Versionen Bandbreiten von 10 Gbps bis mehr als 60 Gbps. Zukünftige Versionen werden über eine Bandbreite von mehr als 120 Gbps verfügen. Durch diese Skalierbarkeit eignet sich Interlaken besonders für ganze Generationen kommender Netzwerke, Netzwerk-Switches, Router und Speichergeräte. Die Skalierbarkeit wird durch eine Kombination der SERDES-Geschwindigkeit (3,125 Gbps bis 6,375 Gbps) mit einer variablen Anzahl an SERDES-Leitungen (1 bis 24) erreicht.

So entwickelt und getestet, dass es einfach in viele ASIC- und FPGA-Technologien übernommen werden kann, wurde das Interlaken-IP-Core von SLE ursprünglich für die Zusammenarbeit mit handelsüblichen SERDES der marktführenden Lieferanten gefertigt. Mit lieferantenspezifischen SERDES können Kunden von SLE das Interlaken-IP-Core schnell in die Anwendungen ihrer Wahl integrieren.

Die offene Interlaken-Spezifikation wurde von Cortina Systems und Cisco Systems geschrieben, um ein besser skalierbares Chip-zu-Chip-Schnittstellenprotokoll als die vorhergehenden zu erhalten. Interlaken verbindet die Vorteile der populären SPI4.2- und XAUI-Schnittstellen, indem es auf die Kanalisierung und die Kanaldurchflusssteuerung von SPI4.2 aufbaut und die Anzahl der am Chip erforderlichen I/O-Pins durch Verwendung der SERDES-Technologie reduziert, ähnlich wie XAUI.

Jeff West, Vizepräsident der Design Services von Tundra, sagte heute „Mit der Übernahme von Interlaken in sein IP- und Dienste-Portfolio hat Tundra wieder einmal seine Marktführerschaft auf dem Gebiet der Schnittstellentechnologie gezeigt und bietet zusammen seinen Kunden mit seinen Partnern innovative Lösungen an“.

„Durch die Arbeit mit SLE können die Kunden die Vorteile von Interlaken, eine Hochleistungs-Systemschnittstelle nach offenem Standard für Kommunikationsgeräte, nutzen“, sagte Zino Chair, Marketing-Vizepräsident von Cortina Systems. „Interlaken versetzt Silizium-Lieferanten in Lage, ihre Bauteile für 40 Gbps und mehr auszulegen, das Design zu vereinfachen und die Entwicklungskosten zu reduzieren“.

„Anwender der Interlaken-IP von SLE werden sehen, dass die Auswertung, Integration und Prototypenerstellung einfacher ist, als bei vorhergehenden Verbindungssystemen“, sagte Matt Weber, Senior Hardware-Ingenieur und leitender Entwickler von SLE. „Die Entwicklung ist auf dem richtigen Weg und wir arbeiten zurzeit mit ersten Kunden und wichtigen ASIC- und FPGA-Lieferanten daran, Interlaken mit verschiedensten Technologien anbieten zu können, wie wir es auch bei unserer SPI4.2 IP getan haben.“

Verfügbarkeit

Die lizenzierbare Interlaken-IP von SLE ist über das SLE-Vertriebsnetz verfügbar. Wenden Sie sich bei Fragen zum Vertrieb an sales@siliconlogic.com oder rufen Sie SLE unter 1-908-580-1870 an.

Informationen zu Tundra

Tundra Semiconductor Corporation ([TSX:TUN](http://www.tundrasem.com)) ist das weltweit führende Unternehmen auf dem Gebiet System-Interconnect und bietet den Marktführern der Kommunikations-, Netzwerk-, Speichersystem- und Informationstechnologie die weltbeste Kundenbetreuung und Unterstützung sowie Spitzenlösungen und Design-Services für die Halbleitertechnologie. Wir garantieren Ihnen eine optimale Leistung auf Systemebene, die Ihnen die Verkürzung der Zeit bis zur Markteinführung ermöglicht. Tundra

System-Interconnect garantiert Marktvorteile in den Bereichen drahtlose Infrastruktur, Speichernetzwerke, Industriautomation und Informationstechnologie. Silicon Logic Engineering, Inc. (SLE), eine 100-prozentige Tochter von Tundra, bietet führende Halbleiter-Design-Services sowie Beratung zu gewerblichen Schutzrechten für Halbleiter und bei der Produktentwicklung an. Weitere Informationen erhalten Sie unter <http://www.tundra.com>.

Informationen zu Silicon Logic Engineering

Silicon Logic Engineering, Inc. (SLE) ist auf "Right-first-Time" Design-Services für ASIC-, FPGA- und Halbleitersystementwicklungen spezialisiert. Der erprobte und wiederholbare Design-Prozess Think Physical™ von SLE sowie Werkzeuge, Halbleiterwissen und eines der erfahrensten VLSI-Entwicklungsteams der Branche verkürzen die Zeit bis zur Markteinführung. SLE ist eine Abteilung der Tundra Semiconductor Corporation ([TSX:TUN](http://www.tundra.com)). Weitere Informationen zu SLE erhalten Sie unter <http://www.siliconlogic.com>.

Informationen zu Cortina Systems

Cortina Systems, Inc. ist ein führender Anbieter intelligenter Kommunikationslösungen, mit kontinuierlichen Verbesserungen in den Bereichen Portverarbeitung und intelligente Port-Konnektivität zu den Core-, Metro-, Access- und Enterprise-Marktsegmenten. Mit unserer hoch modernen, schnellen A/D-Integration bieten wir ein breites Produktspektrum, das die Ansprüche unserer Kunden an Leistung, Dichte und Flexibilität erfüllt. Damit erreichen unsere Kunden kürzere Zeiten bis zur Marktreife, längere Marktfähigkeit und höhere Umsatzpotentiale. Wir arbeiten eng mit unseren Kunden zusammen, um deren Systemanforderungen genau zu verstehen und ihren Bedarf frühzeitig zu erkennen. Damit legen wir das Fundament für neue Generationen von Dienstleistungen. Weitere Informationen zu Cortina Systems erhalten Sie unter <http://www.cortina-systems.com>.

SLE, das SLE-Logo und Think Physical sind Warenzeichen von Silicon Logic Engineering, Inc. TUNDRA und das Tundra-Logo sind in Kanada, der Europäischen Union und der Volksrepublik China eingetragene Warenzeichen der Tundra Semiconductor Corporation (Eintragung in den USA ist beantragt). Design.Connect.Go. ist ein Warenzeichen der Tundra Semiconductor Corporation.

(C) Copyright 2007 Silicon Logic Engineering, Inc. Alle Rechte vorbehalten. Informationen können sich ohne Vorankündigung ändern.

Unterlagen erhalten Sie von:

Nordamerika
Anna Sizer
Sizer Communications LLC
1.715.533.0155
Anna@sizercommunications.com

Europa
Rob Davies
+ 44 (0)1225 470000
rob.davies@publitek.com

China
Jo Soo
+ 852.2837.4727
jo.soo@edelman.com

Definitionen:

ASIC: Applikationsspezifische integrierte Schaltung

High-End ASICs: Technologie mit 90 nm oder kleiner, 30 Millionen logische Gatter oder mehr, mit oder ohne besondere Anforderungen an die Leistungsaufnahme.

FPGA: Feldprogrammierbares Gate-Array

I/O Pins: Ein- und Ausgangsanschlüsse

IP: Schutzrechte. Diese Meldung bezieht sich auf lizenzierbare ASICs oder FPGAs mit Schutzrechten.

Interlaken: Hochskalierbares Chip-zu-Chip-Schnittstellenprotokoll, von Cortina Systems und Cisco System als eine "Open Specification" geschrieben und von SLE als lizenzierbare ASIC- und FPGA-IP entwickelt.

SERDES: A SERDES-Transceiver (Serializer/Deserializer) konvertiert parallele Daten in serielle Daten oder umgekehrt. Dabei wird die für die Chip-zu-Chip-Schnittstelle erforderliche Signalanzahl reduziert.

SPI4.2: Das System-Packet-Interface Level 4 Phase 2 ist eine Hochgeschwindigkeitsverbindung für Anwendungen mit Bandbreiten von 10 Gbps. Der SPI4.2-Standard wurde durch das Optical Internetworking Forum <http://www.oiforum.com> geschrieben. SPI4.2 wird auch als SPI-4.2, SPI-4 Phase 2 und SPI Level 4 Phase 2 abgekürzt.

VLSI: Sehr hoher Integrationsgrad

XAUI: Eine Chip-zu-Chip-Verbindung mit vier seriellen Datenleitungen mit 3,125 Gbps. XAUI ist in der IEEE802.3ae definiert und wird bei 10 Gigabit Ethernet-Systemen (10 GbE) verwendet.